

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-47753

(43)公開日 平成5年(1993)2月26日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/318	M	8518-4M		
21/31	C	8518-4M		

審査請求 未請求 請求項の数 2 (全 5 頁)

(21)出願番号 特願平3-202993

(22)出願日 平成3年(1991)8月13日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 下川 公明

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

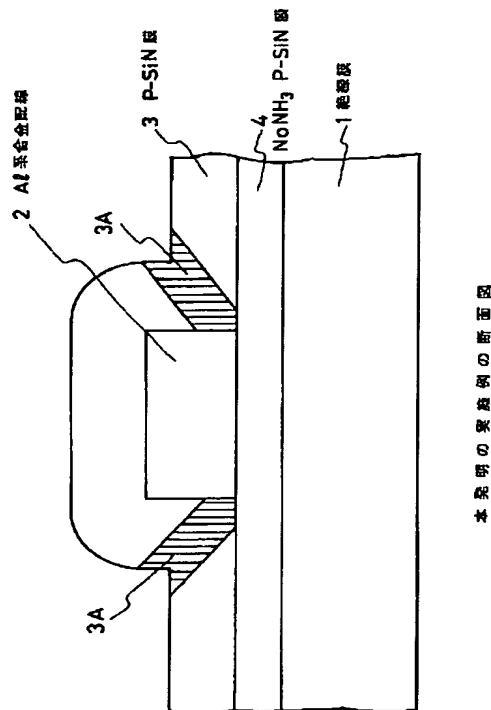
(74)代理人 弁理士 鈴木 敏明

(54)【発明の名称】 半導体素子の保護膜の形成方法

(57)【要約】

【目的】 本発明は、半導体素子の最終保護膜としてプラズマCVDシリコン窒化膜 (P-S i N膜) を使用する形成方法に関するものであり、そのP-S i N膜からの放出水素を阻止し、より信頼性の高い保護膜を形成し、ひいては寿命劣化を起こさない高信頼性の半導体素子を得ることを目的とするものである。

【構成】 前記目的達成のため本発明では、P-S i N膜の形成に先立ち、その下層に、NH<sub>3</sub>ガスを使用しない、例えばS i H<sub>4</sub>-N<sub>2</sub>ガスによるプラズマCVDシリコン窒化膜 (No. NH<sub>3</sub>・P-S i N膜) を形成するようにした。



## 【特許請求の範囲】

【請求項1】 半導体基板上に形成した絶縁膜の上に、まず $\text{NH}_3$ 成分を含まないガスによるプラズマCVDシリコン窒化膜( $\text{No} \cdot \text{NH}_3 \cdot \text{P-SiN}$ 膜)を形成し、その後、前記膜の上層に $\text{NH}_3$ 成分を含むガスによるプラズマCVDシリコン窒化膜( $\text{P-SiN}$ )を形成することを特徴とする半導体素子の保護膜の形成方法。

【請求項2】 請求項1記載の $\text{NH}_3$ 成分を含まないガスとして、 $\text{SiH}_4-\text{N}_2$ ガスを用いることを特徴とする半導体素子の保護膜の形成方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、半導体素子の保護膜、中でも最終保護膜の形成方法に関するものである。

## 【0002】

【従来の技術】以下に述べる、従来の半導体素子の保護膜の形成に関する説明に参考とした文献をまず掲げておく。

【0003】(1) IEDM86、IEEE (1986-2) (米) p. 386-390

(2) IEDM88、IEEE (1988-8) (米) p. 22-25

(3) Japanese Journal of Applied Physics, 22 [2] (1983-2) p. 100-102

(4) 1981年第3回ドライプロセス シンポジウム 予稿集、(1981) P. 135-141

(5) 1990 IRPS、IEEE/IRPS (1990) (米) P. 221-229

(6) 1978 American Institute of Physics, J. Appl. Phys. 49 [4] (1978-4) (米) P. 2473-2477

従来の前記保護膜の形成は、文献(1)～(4)に開示されているように、プラズマCVDシリコン窒化膜(以下 $\text{P-SiN}$ と記す)が用いられている。この $\text{P-SiN}$ の原料ガスとしては、 $\text{SiH}_4-\text{NH}_3$ または $\text{SiH}_4-\text{NH}_3-\text{N}_2$ が使われるのが一般的である。

【0004】例えば図2に示すように、半導体基板上に絶縁膜11を成長させた後、通常のホテルソングラフィ(ホテルソ)、エッチングでパターンニングして、最終配線層12と下層導電層と電気的導電をとるいわゆるコンタクトホールを開孔し(図示せず)、その後最終配線層12をスパッタリングによりAl系合金材料、例えば $\text{Al-1\%Si-0.5Cu}$ を7000Å成長させる。このAl合金膜をホテルソ、エッチングによりパターンニングして配線層12を形成した後に、最終保護膜として $\text{P-SiN}$ 膜13を8000Å成長させる。この $\text{P-SiN}$ の成長条件は、例えば、 $\text{SiH}_4$ 流量=180sccm、 $\text{NH}_3$ 流量=720sccm、 $\text{N}_2$ 流量=600sccm、圧力

=0.3Torr、ウェハ温度=300℃、RF Power = 0.3W/cm<sup>2</sup> (RF周波数380KHzの平行平板型電極プラズマCVD装置)で行なう。

## 【0005】

【発明が解決しようとする課題】しかしながら、前記文献(1)(2)に開示されるように、一般的な $\text{P-SiN}$ を最終保護膜として用いると、下層に形成される素子特にMOSFETのトランジスタ(Tr)寿命が短くなるという信頼性劣化を起こす。この原因は文献(1)では $\text{P-SiN}$ の膜ストレスと膜中水素であると指摘している。それについて文献(2)では $\text{P-SiN}$ の下層にプラズマCVDシリコン酸化膜(以下 $\text{P-SiO}$ と記す)を形成することにより、 $\text{P-SiN}$ から放出される水素を捕獲でき、前記劣化がなくなったとしている。

【0006】しかし、文献(2)が示す $\text{P-SiO}$ による水素の捕獲の方法では、 $\text{P-SiN}$ から放出される水素が $\text{P-SiO}$ のダングリングボンド以上になると、水素はそこで捕獲されずに下層に到達してしまう。その結果やはりMOSFETのTr寿命は短くなる。従って $\text{P-SiN}$ の成膜条件にある一定の水素放出量以下でなくてはならないという制限が必要となる。

【0007】また、前記文献(5)に開示されているように、 $\text{P-SiN}$ 膜はその直下層のAl系合金配線12のストレスマイグレーション劣化を抑制するため、Intrinsic StressとThermal Stressを制御するようにしてはならない。従って、前述の水素放出による成膜条件の制限は、このストレスマイグレーション劣化を抑制するための膜質制御を困難にする。

【0008】前述までの方法は、いずれも原料ガスとして $\text{NH}_3$ 、即ちアンモニアを含むガスを使用しているが、それでは前述したような問題点があるので、その $\text{NH}_3$ を含まないガス、例えば $\text{SiH}_4-\text{N}_2$ ガスによるプラズマCVDシリコン窒化膜(以下 $\text{No} \cdot \text{NH}_3 \cdot \text{P-SiN}$ と記す)を使用した報告が文献(3)に記載されている。

【0009】図3に、保護膜として $\text{P-SiN}$ を用いた半導体素子と $\text{No} \cdot \text{NH}_3 \cdot \text{P-SiN}$ を用いたそれとのTr寿命の比較を示す。この図から解るように、 $\text{No} \cdot \text{NH}_3 \cdot \text{P-SiN}$ を用いた方が $\text{P-SiN}$ の場合よりTr寿命はかなり長くなっている。

【0010】しかしながら、これでも以下に述べる欠点がある。

【0011】即ち、文献(4)に開示されるように、 $\text{No} \cdot \text{NH}_3 \cdot \text{P-SiN}$ は $\text{P-SiN}$ よりも図2に示す13Aの段差部の膜質がかなり悪くなり、保護膜としての耐湿性、耐アルカリイオン侵入などを具備できない。

【0012】これは成膜条件によってある程度改善できるが、前記13A部の膜質の膜ストレスが $\text{P-SiN}$ の数倍となり、Al系合金配線のストレスマイグレーション劣化を非常に加速する。

【0013】つまり、耐湿性、耐アルカリイオン侵入とAl系合金配線のストレスマイグレーション確保とは両立できないのである。

【0014】この発明は、以上述べた信頼性劣化をきたさない保護膜の形成方法を提供することを目的とする。

【0015】

【課題を解決するための手段】この発明は前述の目的を達成するため、最終保護膜P-SiNの形成に先立ちNo・NH<sub>3</sub>・P-SiN膜を下層に形成するようにしたものである。

【0016】

【作用】本発明は、前述したように保護膜として下層にNo・NH<sub>3</sub>・P-SiN膜を形成し、上層としてP-SiN膜を形成するようにしたので、前者でP-SiN膜からの放出水素をブロックし、Tr寿命の劣化を無くすことができ、かつP-SiNにより耐湿性、耐アルカリイオン侵入の機能をも満足させ得る。

【0017】

【実施例】図1は、この発明の実施例の断面図を示すものであり、以下にその製造工程をアルファベット記号を付し、順に説明する。

【0018】(a) まず、半導体基板上に従来通り絶縁膜1を形成し、次にその上にNo・NH<sub>3</sub>・P-SiN膜4を1000Å成長させる。

【0019】本実施例では、13.56MHzの周波数を持つRF電源を用いたプラズマCVD装置を使用し、SiH<sub>4</sub>流量=100sccm、N<sub>2</sub>流量=2000sccm、圧力=5Torr、基板温度=400℃、RF出力=2.2W/cm<sup>2</sup>、電極間距離=1.27cmの条件で行った。このNo・NH<sub>3</sub>・P-SiNの膜ストレスは4×10<sup>5</sup>dyne/cm<sup>2</sup>であり、文献(6)を参考として求めた水素濃度は8×10<sup>21</sup>cm<sup>-3</sup>である。

【0020】(b) 次いで、従来通り配線層の接続のためのコンタクトホールを形成する(図示せず。)

(c) 次いで、Al系合金配線層をスパッタリングにより7000Å形成し、ホトリソ、エッチングによりパターンニングして配線層2を得る。

【0021】(d) その後、P-SiNを最終保護膜3として10000Å成長させる。本実施例では装置として前記(a)項の装置と同じものを使用した。成長条件としては、SiH<sub>4</sub>流量=140sccm、NH<sub>3</sub>流量=50sccm、N<sub>2</sub>流量=1800sccm、圧力=5Torr、電極間距離=1.4cm、RF出力=2.3W/cm<sup>2</sup>、基板温度 \*

\* = 400℃とした。

【0022】この膜3の膜ストレスは、1.5×10<sup>5</sup>dyne/cm<sup>2</sup>であり、図1に示した段差部3Aの膜質もかなり良い膜となる。例えば、HFエッチングレートが他の平坦部の膜のエッチングレートの3倍以下で行なえる。また、膜水素濃度は13×10<sup>21</sup>cm<sup>-3</sup>である。

【0023】以上述べたように、P-SiNは膜ストレスが低く、かつ図1の段差部3Aの膜質も良いため、ストレスマイグレーション劣化も加速せず、また耐湿性、耐アルカリイオン侵入の機能も具備する。そしてそのP-SiNの放出水素は、下層のNo・NH<sub>3</sub>・P-SiN膜4が下層への拡散を阻止するので、Tr寿命劣化は生じない。

【0024】なお、本実施例における製造工程は前述した順序に限るものではなく、(a)(c)(b)(d)の順でも良いことは説明するまでもない。要はNo・NH<sub>3</sub>・P-SiN膜がP-SiNの下層にありさえすれば良い。

【0025】また、No・NH<sub>3</sub>・P-SiN膜厚は1000Åとしたが、500Å以上ならばP-SiN膜からの水素阻止の目的は果たせる。

【0026】

【発明の効果】以上説明したように、この発明ではNo・NH<sub>3</sub>・P-SiN膜を最終保護膜P-SiNの下層に形成するようにしたので、P-SiN膜からの放出水素を阻止できTr寿命を劣化させない。従って、P-SiN膜は、Al系合金配線のストレスマイグレーションの加速を起こさない配慮と、耐湿性、耐アルカリイオン性のことだけ留意して成膜条件を決めればよく、信頼度を高く確保できる条件設定が容易にできる。

【0027】即ち、高信頼度の保護膜が実現でき、ひいては寿命劣化を起こさない信頼性の高い半導体素子を得られる。

【図面の簡単な説明】

【図1】本発明の実施例の断面図

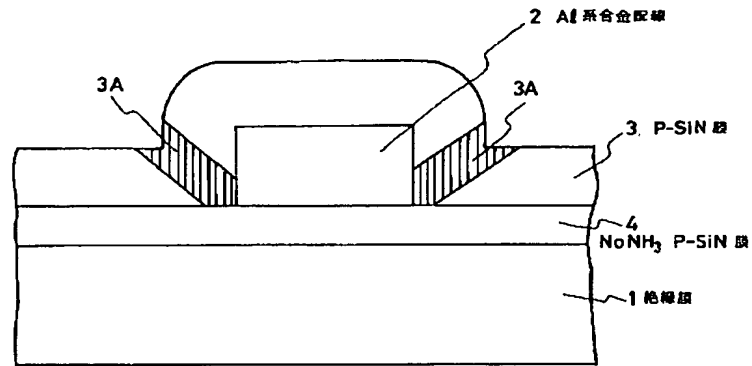
【図2】従来例の断面図

【図3】Tr寿命比較説明図

【符号の説明】

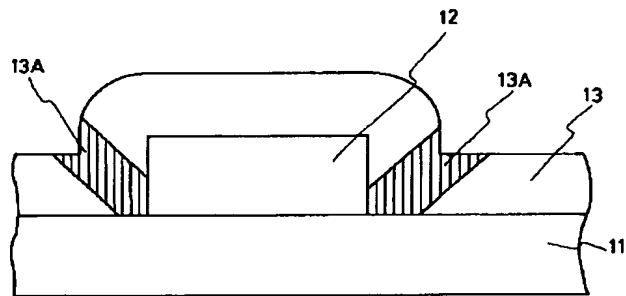
- |   |                            |
|---|----------------------------|
| 1 | 絶縁膜                        |
| 2 | Al系合金配線                    |
| 3 | P-SiN膜                     |
| 4 | No・NH <sub>3</sub> ・P-SiN膜 |

【図1】



本発明の実施例の断面図

【図2】



従来例の断面図

【図3】

